

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-343718

(43)Date of publication of application : 29.11.2002

(51)Int.Cl.

H01L 21/205

(21)Application number : 2001-141302

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 11.05.2001

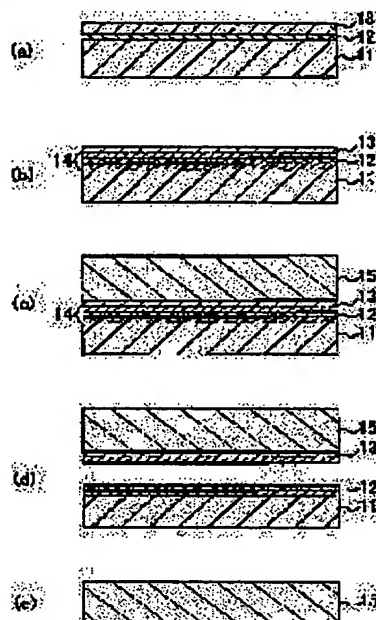
(72)Inventor : MANNOU MASAYA

(54) METHOD FOR FABRICATING NITRIDE SEMICONDUCTOR SUBSTRATE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method for fabricating a high quality nitride semiconductor substrate having good crystallinity without cracks nor warpage with high productivity.

SOLUTION: After an AlN buffer layer 12 and a GaN layer 13 are grown sequentially on a sapphire substrate 11 by MOVPE, Si ions are implanted into an ion implantation region 14 centering the vicinity of interface between the sapphire substrate 11 and the growth layer. Subsequently, a GaN thick film 15 is grown by HVPE. In the following cooling process, the GaN thick film 15 is stripped from the sapphire substrate 11 in the ion implantation region 14. Finally, rear side of the GaN thick film 15 is polished and flattened thus obtaining a GaN substrate.



LEGAL STATUS

[Date of request for examination]

27.05.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-343718

(P 2 0 0 2 - 3 4 3 7 1 8 A)

(43) 公開日 平成14年11月29日 (2002. 11. 29)

(51) Int. Cl. ⁷

H01L 21/205

識別記号

F I

H01L 21/205

テーマコード (参考)

5F045

審査請求 未請求 請求項の数11 O L (全7頁)

(21) 出願番号 特願2001-141302 (P 2001-141302)

(22) 出願日 平成13年5月11日 (2001. 5. 11)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 萬濃 正也

大阪府門真市大字門真1600番地 松下電器

産業株式会社内

(74) 代理人 100095555

弁理士 池内 寛幸 (外5名)

Fターム(参考) 5F045 AA04 AB14 AD10 AD14 AF09

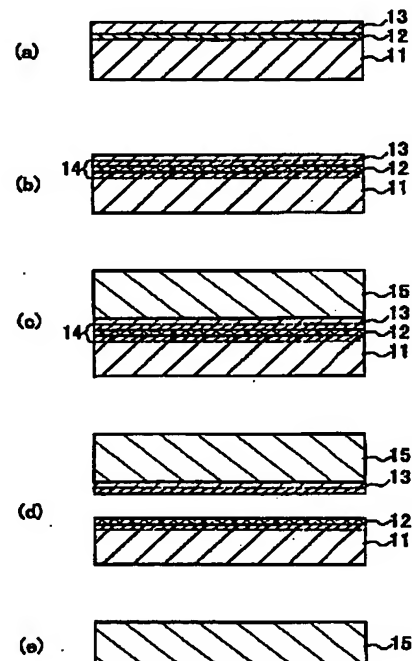
BB12 BB13 DA53 HA05

(54) 【発明の名称】 窒化物半導体基板の製造方法

(57) 【要約】

【課題】 結晶性が良好で亀裂や反りのない良質の窒化物半導体基板を高い生産性で製造することができる窒化物半導体基板の製造方法を提供する

【解決手段】 サファイア基板11上にAlN緩衝層12とGaN層13をMOVPE法により順次成長させた後、サファイア基板11と成長層との界面付近を中心としたイオン注入領域14にSiのイオン注入を行う。次に、HVPE法によりGaN厚膜15を成長させる。その後の冷却過程でGaN厚膜15をイオン注入領域14においてサファイア基板11から剥離する。その後、GaN厚膜15の裏面を研磨して平坦化し、GaN基板を得る。



【特許請求の範囲】

【請求項 1】 母材基板上に窒化物半導体厚膜を形成することにより窒化物半導体基板を製造する方法であって、

前記母材基板の所定領域にイオン注入する第 1 の工程と、

前記母材基板上に窒化物半導体厚膜を形成する第 2 の工程と、

前記窒化物半導体厚膜を前記母材基板から剥離させて窒化物半導体基板とする第 3 の工程とを含むことを特徴とする窒化物半導体基板の製造方法。

【請求項 2】 母材基板上に窒化物半導体厚膜を形成することにより窒化物半導体基板を製造する方法であって、

前記母材基板の所定領域にイオン注入する第 1 の工程と、

イオン注入された領域をエッチングして、前記母材基板の表面に凹凸形状を形成する第 2 の工程と、

前記母材基板上に窒化物半導体厚膜を形成する第 3 の工程と、

前記窒化物半導体厚膜を前記母材基板から剥離させて窒化物半導体基板とする第 4 の工程とを含むことを特徴とする窒化物半導体基板の製造方法。

【請求項 3】 前記母材基板が、前記窒化物半導体厚膜と異なる材料からなる異種材料基板と、前記異種材料基板の主表面上に形成された窒化物半導体薄膜とからなることを特徴とする請求項 1 または 2 に記載の窒化物半導体基板の製造方法。

【請求項 4】 前記第 1 の工程において、前記異種材料基板と前記窒化物半導体薄膜との界面を中心とする領域にイオン注入することを特徴とする請求項 3 に記載の窒化物半導体基板の製造方法。

【請求項 5】 イオン注入量が $1 \times 10^{16} \text{ cm}^{-2}$ 以上 $2 \times 10^{17} \text{ cm}^{-2}$ 以下であることを特徴とする請求項 1 または 2 に記載の窒化物半導体基板の製造方法。

【請求項 6】 イオン注入する元素が、H、B、C、N、O、F、Mg、Al、Si、P、S、Cl、Ar、K、Ca、Ti、Cr、Mn、Fe、Cu、Zn、Ga、Ge、As、Se、Br、Cd、および In のうちの 1 種類以上であることを特徴とする請求項 1 または 2 に記載の窒化物半導体基板の製造方法。

【請求項 7】 イオン注入する元素が、Si と O、Si と N、Mg と O、および Zn と O のうち何れかの組み合わせであることを特徴とする請求項 1 または 2 に記載の窒化物半導体基板の製造方法。

【請求項 8】 前記母材基板が、 Al_2O_3 、GaN、AlN、SiC、Si、 LiAlO_2 、 MgAl_2O_4 、および ZnO のうち何れか一種の材料からなることを特徴とする請求項 1 または 2 に記載の窒化物半導体基板の製造方法。

【請求項 9】 前記異種材料基板が、 Al_2O_3 、GaN、AlN、SiC、Si、 LiAlO_2 、 MgAl_2O_4 、および ZnO のうち何れか一種の材料からなることを特徴とする請求項 3 に記載の窒化物半導体基板の製造方法。

【請求項 10】 前記窒化物半導体厚膜を母材基板から剥離させる工程において、熱処理が施されることを特徴とする請求項 1 または 2 に記載の窒化物半導体基板の製造方法。

【請求項 11】 前記熱処理が 800°C 以上 1100°C 以下の温度にて施されることを特徴とする請求項 10 に記載の窒化物半導体基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、窒化物半導体基板の製造方法に関し、特に、窒化物半導体厚膜を異種材料からなる母材基板上に形成することにより窒化物半導体基板を得る窒化物半導体基板の製造方法に関するものである。

【0002】

【従来の技術】 近年、窒化ガリウム (GaN)、窒化インジウム (InN)、窒化アルミニウム (AlN) 等の窒化物半導体は、直接遷移型の化合物半導体であり、かつ広いエネルギーギャップを持つために、短波長光源や耐環境デバイスとして脚光を浴びている。例えば、GaN は約 3.4 eV の広いエネルギーギャップを持っているので、青色光から紫外線領域にわたる光を発する発光素子として有望な材料である。

【0003】 しかしながら、GaN 等の窒化物半導体は、高融点で、かつ融点付近で窒素の解離圧が高いことから、バルク単結晶の作製が困難である。また、GaN 膜等の窒化物半導体膜を形成するために好ましい、これら窒化物半導体と格子整合が可能な基板が存在しない。そのため、基板としてサファイアや炭化ケイ素 (SiC) などの異種材料を用いて、その上に MOVPE (有機金属気相成長: Metal-Organic Vapor Phase Epitaxy) 法、MBE (分子線結晶成長: Molecular Beam Epitaxy) 法、或いは HVPE (ハイドライド気相成長: Hydride Vapor Phase Epitaxy) 法などのエピタキシャル成長法により窒化物半導体の単結晶薄膜を得ている。

【0004】 このように、サファイア基板に代表される異種材料からなる基板上に窒化物半導体を成長させて窒化物半導体膜を形成する場合、基板との格子構造の相違に起因する格子不整合や熱膨張係数の不整合により、窒化物半導体厚膜に結晶欠陥が生成されたり亀裂や反りが発生するなどの問題が生じる。例えば、サファイア基板に GaN 厚膜を成長させた場合、サファイアは GaN との格子定数差が 13.8%、熱膨張係数差が 25.5% もあることから、基板との界面で発生した結晶欠陥に伴い GaN 膜に 10^{10} cm^{-2} と高密度の転位が発生する。

さらに、生じた結晶欠陥あるいは熱歪により、亀裂や反りも発生する。

【0005】前記結晶欠陥に関しては、基板と成長層（Ga_{0.9}N層）との間にAl_{0.1}NやGa_{0.9}Nを緩衝層として低温成長させるなどの手法を用いることにより比較的高品質なGa_{0.9}N単結晶薄膜が得られるため、ある程度は緩和することができる。しかしながら、このような手法を用いた場合であっても、結晶中の転位密度は 10^4 cm^{-2} 以上も存在することが確認されている。

【0006】また、近年では、HVPE法の選択成長とマスク上への横方向成長（ELOG）とを利用してマスクの埋め込み構造を作製する方法により、転位密度がさらに2桁低いGa_{0.9}N厚膜を作製できるところまで至っているが、デバイスの信頼性を確保する上で大きな障害となることには変わらない。例えば、窒化物半導体多層膜を成長させて半導体レーザを作製する場合、その共振器端面を劈開により形成することが困難であるという問題が生じる場合もある。このように、デバイスの信頼性を確保するためには、より転移密度を低下させて 10^4 cm^{-2} 以下とする必要がある。

【0007】これらの問題は、窒化物半導体基板を得ることができれば解決可能であることは言うまでもない。すなわち、窒化物半導体基板上に窒化物半導体膜を成長させた場合には、両者の格子定数や熱膨張係数が一致しているため窒化物半導体膜に結晶欠陥が生成されず、亀裂や反りが発生するなどの問題が生じない。また、半導体レーザを作製する場合には、共振器端面を劈開により形成することもできる。さらには、窒化物半導体基板の裏面に電極を形成することができる利点があり、信頼性の高い半導体レーザを高歩留まりで製造することが可能となる。

【0008】窒化物半導体基板を作製する方法としては、最近ではHVPE法が注目を浴びている。HVPE法は成長速度が大きいという特徴を持つため、窒化物半導体基板を作製するための厚膜成長法として有効な方法の一つである。従来、この成長法によりサファイア基板上に数 $100 \mu\text{m}$ のGa_{0.9}N厚膜を成長した後、サファイア基板を研磨等により除去して、 1 cm 角程度の自立したGa_{0.9}N基板を作製した報告がある。

【0009】

【発明が解決しようとする課題】しかしながら、上述のように、格子構造や熱膨張係数の不整合は数 $100 \mu\text{m}$ の窒化物半導体厚膜を成長させる場合には切実な問題であり、亀裂や反りが無視できなくなる。例えば、 1 cm 角程度の小面積の基板上に $500 \mu\text{m}$ 厚の窒化物半導体厚膜を形成すると、成長後の冷却過程において熱膨張係数の違いに起因して自然に基板に応力が加わり形成した窒化物半導体膜が剥離するため、容易に自立した窒化物半導体基板が得られるが、半導体の生産工程で一般に使用されるような約2インチ角以上の大面積の基板にお

ては、窒化物半導体厚膜に部分的な剥離や亀裂が生じたりして、均一に剥離させることは困難であった。

【0010】本発明はこれらの問題を解決するために、一般の生産工程で用いられる程度の面積であり、さらに結晶性が良好で亀裂や反りのない良質の窒化物半導体基板を、高い生産性で製造することができる窒化物半導体基板の製造方法を提供することにある。

【0011】

【課題を解決するための手段】上記の目的を達成するために、本発明の窒化物半導体基板の製造方法は、母材基板上に窒化物半導体厚膜を形成することにより窒化物半導体基板を製造する方法であって、前記母材基板の所定領域にイオン注入する第1の工程と、前記母材基板上に窒化物半導体厚膜を形成する第2の工程と、前記窒化物半導体厚膜を前記母材基板から剥離させて窒化物半導体基板とする第3の工程とを含むことを特徴とする。

【0012】この方法によれば、母材基板においてイオン注入された領域が、結晶格子が部分的に切断される等の結晶構造の変化や、他層との格子定数や熱膨張係数の相違に基づく歪みにより脆弱化する。このため、母材基板上に窒化物半導体厚膜を形成した後に、この窒化物半導体厚膜をイオン注入領域部分の破断により母材基板から容易に剥離させることができる。この窒化物半導体厚膜の剥離は、イオン注入量や注入元素の選定によってその強度を適当に選定することによって確実に行うことができる。また、イオン注入された領域の脆弱化により、窒化物半導体厚膜の亀裂や反りを抑制できるため、大面積の窒化物半導体基板を得ることが可能となる。

【0013】また、上記の目的を達成するために、本発明の窒化物半導体基板の製造方法は、母材基板上に窒化物半導体厚膜を形成することにより窒化物半導体基板を製造する方法であって、前記母材基板の表面から所定深さまでの領域にイオン注入する第1の工程と、イオン注入された領域をエッチングして、前記母材基板の表面に凹凸形状を形成する第2の工程と、前記母材基板上に窒化物半導体厚膜を形成する第3の工程と、前記窒化物半導体厚膜を前記母材基板から剥離させて窒化物半導体基板とする第4の工程とを含む方法としてもよい。

【0014】この方法によれば、母材基板においてイオン注入された領域が、結晶格子が部分的に切断される等の結晶構造の変化や、他層との格子定数や熱膨張係数の相違に基づく歪みにより脆弱化する。このため、母材基板上に窒化物半導体厚膜を形成した後に、この窒化物半導体厚膜をイオン注入領域部分の破断により母材基板から容易に剥離させることができる。この窒化物半導体厚膜の剥離は、イオン注入量や注入元素の選定によってその強度を適当に選定することによって確実に行うことができる。また、イオン注入された領域の脆弱化により窒化物半導体厚膜の亀裂や反りを抑制できるため、大面積の窒化物半導体基板を得ることが可能となる。

【0015】さらに、母材基板の表面に凹凸を形成することにより、凹部に相当する部分が母材基板と窒化物半導体厚膜との間の空洞部分となる。このような空洞が形成されることにより、母材基板と窒化物半導体厚膜との密着力が弱まるため、窒化物半導体厚膜がより剥離しやすくなるという効果も得られる。さらに、イオン注入することにより、母材基板のエッチングも容易となる。

【0016】また、前記母材基板を、前記窒化物半導体厚膜と異なる材料からなる異種材料基板と、前記異種材料基板の主表面上に形成された窒化物半導体薄膜とで構成することもできる。また、この場合、前記第1の工程において、前記異種材料基板と前記窒化物半導体薄膜との界面を中心とする領域にイオン注入することが好ましい。これにより、容易に窒化物半導体層と異種材料基板との間にイオン注入を行うことが可能となる。

【0017】また、イオン注入量は、 $1 \times 10^{16} \text{ cm}^{-2}$ 以上 $2 \times 10^{17} \text{ cm}^{-2}$ 以下であることが好ましい。これにより、窒化物半導体厚膜の母材基板からの剥離現象を確実に発生させることができる。

【0018】また、イオン注入深さ、イオン注入時間、およびコストを考慮すると、イオン注入する元素は、ホウ素(B)、炭素(C)、窒素(N)、酸素(O)、フッ素(F)、マグネシウム(Mg)、アルミニウム(Al)、ケイ素(Si)、リン(P)、硫黄(S)、塩素(Cl)、アルゴン(Ar)、カリウム(K)、カルシウム(Ca)、チタン(Ti)、クロム(Cr)、マンガン(Mn)、鉄(Fe)、銅(Cu)、亜鉛(Zn)、ガリウム(Ga)、ゲルマニウム(Ge)、ヒ素(As)、セレン(Se)、臭素(Br)、カドミウム(Cd)、およびインジウム(In)のうちの1種類以上であることが好ましい。また、元素を組み合わせて使用する場合は、SiとO、SiとN、MgとO、およびZnとOのうち何れかの組み合わせであることが好ましい。

【0019】また、前記母材基板、あるいは前記異種材料基板が、酸化アルミニウム(Al_2O_3) GaN、AlN、SiC、ケイ素(Si)、アルミン酸リチウム(LiAlO_2)、アルミン酸マグネシウム(MgAl_2O_4)、および酸化亜鉛(ZnO)のうち何れか一種の材料からなることが好ましい。

【0020】また、窒化物半導体厚膜の剥離現象を確実に発生させるため、前記窒化物半導体厚膜を母材基板から剥離させる工程においては熱処理が施されることが好ましく、さらにこの熱処理が 800°C 以上 1100°C 以下の温度にて行われることが好ましい。

【0021】

【発明の実施の形態】(実施の形態1)以下、本発明の実施の形態1について、図1を参照しながら説明する。図1(a)~(e)は、本実施の形態に係る窒化物半導体基板の製造方法の工程を示す断面図である。

【0022】まず、図1(a)に示すように、2インチ径の(0001)面を主面とするサファイア基板11上に、MOVPE法により成長温度 600°C で20nm厚のAlN緩衝層12を成長させる。その後、引き続きMOVPE法により、成長温度 1000°C で200nm厚のGaN層13を成長させて、表面が成長方向に配向したGaN単結晶薄膜(窒化物半導体薄膜)を形成する。これらサファイア基板11、AlN緩衝層12、およびGaN層13が母材基板に相当する。

【0023】その後、図1(b)に示すように、注入ピーク位置がサファイア基板11と窒化物半導体層(AlN緩衝層12およびGaN層13)との界面付近となるように、Siをイオン注入する。例えば、イオン注入時の加速エネルギー、ドーズ量(イオン注入量)をそれぞれ 200 keV 、 $1 \times 10^{17} \text{ cm}^{-2}$ とすることにより、注入ピーク位置が表面から170nmの深さとなるようにイオン注入領域14を形成することができる。

【0024】次に、図1(c)に示すように、HVPE法により $300 \mu\text{m}$ 厚のGaN厚膜15を成長させる。成長温度は 1050°C である。GaN厚膜15を成長させた後、基板温度を室温まで冷却する。その後、水素雰囲気中で室温から 1000°C までの昇温、冷却を3回繰り返す。GaN厚膜15は、成長後の冷却過程および水素雰囲気中でこのような繰り返し昇温・冷却過程により、図1(d)に示すようにサファイア基板11から剥離する。剥離直後のGaN厚膜15は完全に界面から剥離するには至らず、部分的に窒化物半導体層が剥がれた状態であるため、裏面に若干の粗度が存在している。そこで、裏面に $20 \mu\text{m}$ 程度の研磨を施して、図1

(e)に示すような裏面が平坦化されたGaN厚膜15を形成する。

【0025】以上のような工程にて形成されたGaN厚膜15を、GaN基板として使用する。

【0026】従来、異種材料基板であるサファイア基板11上に数百 μm 厚のGaN厚膜15を成長させると、その厚膜に激しい反りが生じたり、成長の冷却過程で部分的に剥離が生じたり、あるいは割れが生じたりしていた。これに対して、本実施の形態の製造方法によれば、約2インチ径のGaN厚膜15が、反りや亀裂のない良好な状態で保存されて母材基板から剥離し、さらに表面の転位密度も 10^5 cm^{-2} と良好であった。このように、本実施の形態の製造方法によれば、反りや亀裂がなく結晶性も良好な良質のGaN基板を得ることができる。

【0027】次に、本実施の形態における剥離現象について説明する。Siイオンが注入されるイオン注入領域14では結晶格子が部分的に切断される。さらに、イオン注入領域14は、高ドーズ量のSi原子を含むこととなるため、サファイア基板11あるいは窒化物半導体層との格子定数や熱膨張係数の相違に基づく歪みが発生す

る。これらの現象によってイオン注入領域 14 が脆弱化する。イオン注入領域 14 はサファイア基板 11 主面に沿って形成されるので、イオン注入領域 14 が脆弱化することにより、昇温、冷却のヒートサイクル過程で GaN 厚膜 15 がサファイア基板 11 から容易に剥離する。

【0028】また、本発明者らの研究の結果、上記の剥離現象を発生させるためにはイオン注入のドーズ量が極めて重要であり、注入元素により多少の相違はあるものの、ドーズ量を $1 \times 10^{16} \text{ cm}^{-2}$ から $2 \times 10^{17} \text{ cm}^{-2}$ の範囲とするのが好ましいことが確認された。

【0029】（実施の形態 2）本発明の実施の形態 2 について、図 2 を参照しながら以下に説明する。図 2

（a）～（f）は、本実施の形態に係る窒化物半導体基板の製造方法の工程が示された断面図である。なお、実施の形態 1 で説明した部材と同様の機能を有する部材については、同じ参照番号を付記し、その説明を省略する。

【0030】図 2（a）に示すように、約 2 インチ径の（0001）面が主面であるサファイア基板 11 上に Si をイオン注入する。注入ピーク位置が表面より例えば 170 nm の深さとなるようにイオン注入領域 14 を形成する。イオン注入時の加速エネルギー、ドーズ量をそれぞれ 200 keV、 $1 \times 10^{17} \text{ cm}^{-2}$ とする。なお、本実施の形態においては、サファイア基板 11 が母材基板に相当する。

【0031】次に、スパッタ法により SiO_2 膜 16 を積層し、フォトリソグラフィーによりドット形状のレジストパターン 17 を形成する。このドットは直径 300 nm の円形であり、300 nm 間隔に形成されている。その後、図 2（b）に示すように、 SiO_2 膜 16 を HF 系のエッチャントを用いてエッチングして円形ドットのレジストパターン 17 を除くサファイア基板 11 表面を露出させる。

【0032】続いて、図 2（b）の状態の基板をドライエッチング装置に載置し、Ar プラズマを用いてドライエッチングを行い、円形ドットのレジストパターン 17 の開口部に露出したサファイア基板 11 を 170 nm 深さにエッチング除去して、その後レジストパターン 17 および SiO_2 膜 16 をエッチング除去することにより、図 2（c）に示す状態となる。

【0033】イオン注入されないサファイア基板はエッチングレートが極めて小さく、精度よく 170 nm 深さ程度のエッチングを行うことが困難であったが、本実施の形態における方法のようにイオン注入されたサファイア基板 11 は結晶格子が切断されるためエッチングされやすくなり、エッチングレートはイオン注入していないサファイア基板と比べて 10 倍以上となることが確認された。従って、イオン注入する本方法は、後の工程にて GaN 厚膜 15 をサファイア基板 11 から剥離する際のみならず、図 2（c）に示すように凹凸を作製するのに

も有効な手段であるといえる。

【0034】次に、図 2（d）に示すように、表面に凹凸が形成されたサファイア基板 11 上に、HVPE 法により 300 μm 厚の GaN 厚膜 15 を成長させる。成長温度は 1050℃である。

【0035】成長後、基板温度を室温まで冷却する。その冷却過程において、図 2（e）に示すように GaN 厚膜 15 がサファイア基板 11 から剥離する。この段階においては、GaN 厚膜 15 は完全にサファイア基板 11 との界面から剥離するには至らず、部分的に窒化物半導体層が剥がれて裏面に若干の粗度が存在している状態である。そこで、GaN 厚膜 15 の裏面に 20 μm 程度の研磨を施して平坦化する。図 2（f）は裏面が平坦化された GaN 厚膜 15 が示されている。

【0036】以上のような工程にて形成された GaN 厚膜 15 を、GaN 基板として使用する。

【0037】なお、GaN 厚膜 15 の成長後に水素雰囲気中での繰り返し昇温・冷却を行うことにより、GaN 厚膜 15 をサファイア基板 11 から剥離することも可能である。

【0038】次に、本実施の形態における剥離現象について説明する。Si イオンが注入されるイオン注入領域 14 では結晶格子が部分的に切断されるため機械的強度が低下する。また、イオン注入領域 14 は、他層（ここでは、イオン注入領域を除くサファイア基板 11 と GaN 厚膜 15）との格子定数や熱膨張係数の相違に基づく歪みによって脆弱化する。イオン注入領域 14 はサファイア基板 11 主面に沿って形成されているので、GaN 厚膜 15 をサファイア基板 11 との界面において容易に剥離させることができる。

【0039】従来、サファイア基板 11 上に数百 μm 厚の GaN 厚膜 15 を成長させると、激しい反りが生じたり、成長の冷却過程で部分的に剥離が生じたり、割れが生じたりしていた。これに対して、本実施の形態の製造方法によれば、約 2 インチ径の GaN 厚膜 15 が反りや亀裂もなく保存されて母材基板であるサファイア基板 11 から剥離し、かつ表面での転位密度は 10^4 cm^{-1} と良好であった。このように、本実施の形態の製造方法によれば、反りや亀裂がなく結晶性も良好な、良質の GaN 基板を得ることが可能である。

【0040】また、HVPE 法による GaN 厚膜 15 の成長工程においては、GaN の横方向への成長を利用して、サファイア基板 11 のエッチングされた凹凸表面を埋め込み成長させている。従来、サファイア基板上に GaN 薄膜を形成し、この GaN 薄膜をエッチングする方法は用いられていたが、サファイア基板を直接エッチングすることは困難であった。これに対して、本実施の形態における方法のようにサファイア基板 11 のエッチング部分をイオン注入領域 14 とすることにより、容易にサファイア基板 11 を直接エッチングできる。なお、エ

ッチングにてサファイア基板 11 表面に形成されたドット（凸部に相当）の間隔は狭いため、ドット間（凹部に相当）に対する GaN の成長は抑制されて空洞となる。サファイア基板 11 と GaN 厚膜 15 との間にこのような空洞が形成されることにより、サファイア基板 11 と GaN 厚膜 15 との密着が弱まるため、実施の形態 1 の方法と比較して、より GaN 厚膜 15 を剥離しやすくなる。

【0041】なお、本実施の形態においてはサファイア基板 11 を母材基板として用いているが、実施の形態 1 10 のようにサファイア基板 11 に窒化物半導体薄膜を形成したものを母材基板として用いることも可能である。

【0042】また、本発明者らの研究の結果、上記の剥離現象を発生させるためにはイオン注入のドーズ量が極めて重要であり、注入元素により多少の相違はあるものの、ドーズ量を $1 \times 10^{16} \text{ cm}^{-2}$ から $2 \times 10^{17} \text{ cm}^{-2}$ の範囲とするのが好ましいことが確認された。

【0043】実施の形態 1、2 で説明した製造方法において、GaN 厚膜 15 の膜厚や母材基板の膜厚、さらにはイオン注入条件を適切に設定することにより、剥離は 20 せず且つ亀裂や反りの生じない状態で GaN 厚膜 15 を成長させることもできる。従って、例えばフレキシブル樹脂シート等による支持基板を GaN 厚膜 15 に接合して一体化させた後に、GaN 厚膜 15 を支持基板と共にイオン注入領域 14 を介して母材基板から剥離することも可能である。

【0044】なお、注入するイオンに関し、種々の元素について同様の実験を行ったところ、以上に説明したものと同様の剥離現象がみられ、且つ高品質な GaN 厚膜が得られることが確認された。また、イオン注入する元 30 素は、イオン注入深さのほかイオン注入時間とコストを考慮すると、B、C、N、O、F、Mg、Al、Si、

P、S、Cl、Ar、K、Ca、Ti、Cr、Mn、Fe、Cu、Zn、Ga、Ge、As、Se、Br、Cd、および In が望ましく、これらの元素の中から複数の元素を用いてもよいことが確認された。また、元素を組み合わせる用いる場合は、Si と O、Si と N、Mg と O、Zn と O の組み合わせがより好ましいことも確認された。

【0045】また、ここではサファイア基板 11 を用いたが、その代わりに Al_2O_3 、GaN、AlN、SiC、Si、 LiAlO_2 、 MgAl_2O_4 、ZnO からなる基板を用いても差し支えない。

【0046】また、GaN 厚膜成長後の熱処理は上記の記述に限定されるものではなく、800℃以上 1100℃以下の温度範囲内での熱処理を含めばよい。

【0047】

【発明の効果】以上に説明したように、本発明の窒化物半導体基板の製造方法によれば、結晶性が良好で亀裂や反りのない良質の窒化物半導体基板を高い生産性で提供できる。

【図面の簡単な説明】

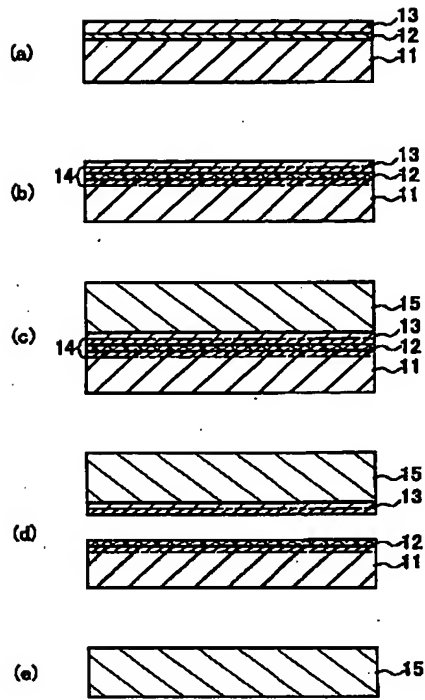
【図 1】 (a) ~ (e) は、本発明の第 1 の実施の形態に係る窒化物半導体基板の製造方法の製造工程を示す断面図である。

【図 2】 (a) ~ (f) は、本発明の第 2 の実施の形態に係る窒化物半導体基板の製造方法の製造工程を示す断面図である。

【符号の説明】

- | | |
|----|----------------------|
| 11 | サファイア基板（異種材料基板、母材基板） |
| 12 | AlN 緩衝層 |
| 13 | GaN 層（窒化物半導体薄膜） |
| 14 | イオン注入領域 |
| 15 | GaN 厚膜層 |

【図 1】



【図 2】

